

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of :  
Jae-Jun LEE et al. :  
Serial No.: [NEW] : Mail Stop PATENT APPLICATION  
Filed: July 30, 2003 : Attorney Docket No.: SEC.1058  
For: MEMORY SYSTEM HAVING MEMORY MODULES WITH DIFFERENT  
MEMORY DEVICE LOADS

**CLAIM OF PRIORITY**

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

Applicants, in the above-identified application, hereby claim the priority date  
under the International Convention of the following Korean application:

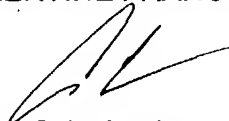
Appln. No. 2002-0045914 filed August 2, 2002

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC



Adam C. Volentine  
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150  
Reston, Virginia 20191  
Tel. (703) 715-0870  
Fax. (703) 715-0877

Date: July 30, 2003



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2002-0045914  
Application Number PATENT-2002-0045914

출원년월일 : 2002년 08월 02일  
Date of Application AUG 02, 2002

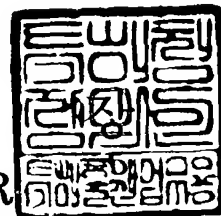
출원인 : 삼성전자 주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2002 년 12 월 03 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.08.02
【발명의 명칭】	메모리 시스템
【발명의 영문명칭】	MEMORY SYSTEM
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-054081-9
【발명자】	
【성명의 국문표기】	이재준
【성명의 영문표기】	LEE, JAE JUN
【주민등록번호】	701020-1068323
【우편번호】	135-090
【주소】	서울특별시 강남구 삼성동 진흥아파트 1동 1201호
【국적】	KR
【발명자】	
【성명의 국문표기】	소병세
【성명의 영문표기】	SO, BYUNG SE
【주민등록번호】	620917-1052711
【우편번호】	463-070
【주소】	경기도 성남시 분당구 야탑동 330 코오롱아파트 130-701호
【국적】	KR
【발명자】	
【성명의 국문표기】	박면주
【성명의 영문표기】	PARK, MYUN JOO
【주민등록번호】	680210-1148628

【우편번호】 402-062  
【주소】 인천광역시 남구 도화2동 109-1 13/2  
【국적】 KR  
【심사청구】 청구  
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박상수 (인)  
【수수료】  
【기본출원료】 12 면 29,000 원  
【가산출원료】 0 면 0 원  
【우선권주장료】 0 건 0 원  
【심사청구료】 2 항 173,000 원  
【합계】 202,000 원  
【첨부서류】 1. 요약서·명세서(도면)\_1통

## 【요약서】

## 【요약】

본 발명은 메모리 시스템에 관한 것으로, 복수의 메모리 장치를 갖는 SIMM형 메모리 모듈과 복수의 메모리 장치를 갖는 DIMM형 메모리 모듈이 혼재하는 메모리 시스템에 있어서, SIMM형 메모리 모듈 내의 메모리 장치의 수와 DIMM형 메모리 모듈 내의 메모리 장치의 수의 차이에 의해 생기는 부하의 비대칭 구조를 보상할 수 있도록 SIMM형 메모리 모듈 내의 전송선의 길이를 DIMM형 메모리 모듈 내의 전송선의 길이보다 길게 만들어 신호 충실도를 향상시키는 것을 특징으로 한다. 또한, 본 발명에 따른 메모리 시스템은 SIMM형 메모리 모듈이 꽂히는 소켓과 DIMM형 메모리 모듈이 꽂히는 소켓 사이에 존재하는 전송선에 기인한 신호지연을 보상하고 신호 충실도를 향상시키는 것을 특징으로 한다.

본 발명에 따른 메모리 시스템에 의하면, SIMM형 메모리 모듈 내의 전송선의 길이와 DIMM형 메모리 모듈 내의 전송선의 길이를 달리 함으로써, 메모리 버스 채널 상의 신호 충실도를 향상시킬 수 있다. 또한, 본 발명에 따른 메모리 시스템은 고주파 잡음이 줄어들고 보다 높은 동작속도에서 안정적으로 동작할 수 있다.

## 【대표도】

도 1

## 【명세서】

## 【발명의 명칭】

메모리 시스템(MEMORY SYSTEM)

## 【도면의 간단한 설명】

도 1은 SIMM형 메모리 모듈과 DIMM형 메모리 모듈을 모두 가지는 본 발명에 따른 메모리 시스템을 나타내는 도면이다.

도 2는 SIMM형 메모리 모듈과 DIMM형 메모리 모듈에 대해 전송선의 길이가 동일하게 한 경우, 도 1의 메모리 시스템의 신호 충실도에 대한 시뮬레이션 결과 파형을 나타내는 도면이다.

도 3은 SIMM형 메모리 모듈과 DIMM형 메모리 모듈에 대해 전송선의 길이를 다르게 한 경우, 도 1의 메모리 시스템의 신호 충실도에 대한 시뮬레이션 결과 파형을 나타내는 도면이다.

## &lt;도면의 주요부분에 대한 부호의 설명&gt;

10 : 메모리 컨트롤러    20 : SIMM형 메모리 모듈

22, 42, 44 : 메모리 장치    40 : DIMM형 메모리 모듈

52, 54 : 소켓    Rstub : 스텝저항

TL1, TL2, TL3, TL4, TL5, TL6, TL7 : 전송선

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <9> 본 발명은 메모리 시스템에 관한 것으로, 특히 SIMM(Single In-line Memory Module)형 메모리 모듈과 DIMM(Dual In-line Memory Module)형 메모리 모듈이 혼재하는 메모리 시스템에 있어서, 메모리 버스 채널상의 신호 충실도(Signal Integrity)를 향상시킬 수 있는 메모리 시스템에 관한 것이다.
- <10> 일반적으로, 컴퓨터 메모리 시스템은 메모리 컨트롤러 칩셋과 실제 메모리가 장착되는 복수개의 메모리 슬롯을 중심으로 하여 이들을 상호 연결하는 컴퓨터 메인보드상의 회로배선과 각종 저항들로 구성된다. 그런데, 메모리 시스템에서 메모리 모듈의 형태로 메모리 시스템에 장착되는 각 메모리 소자들은 메모리 컨트롤러 칩셋과 메모리 사이의 데이터 전송통로인 버스선로에 부하로 작용하여 채널의 전기적 특성을 악화시킬 수 있다. 즉, 각 소자의 기생성분들에 의해 채널의 대역폭이 감소하며 채널의 임피던스 부정합 등이 야기되고, 특히 고속 동작시 채널을 통과하는 신호의 왜곡 및 변형을 가져오는 신호 충실도의 저하 현상이 나타난다.
- <11> 고속 동작시, 채널 특성의 열화 및 이로 인한 채널 충실도의 저하를 방지하기 위해 여러 가지 채널 구조가 사용되고 있다. 이들 중 한가지는 메모리의 DQ 채널로 사용되고 있는 스텝형 채널이다. 스텝형 채널에서는 메모리 컨트롤러와 첫 번째 모듈 사이에 직렬 저항이나 병렬 커패시터를 부착하고, 메모리 채널이 끝나는 종단부에는 채널 종단 저항을 부착한다. 이와 같이 구성된 버스 채널을 사용하면, 임피던스 부정합에 의한 반사파

가 크게 줄어들기 때문에 채널의 잡음이 감소하고 신호 충실도는 향상되는 효과가 있다.

<12> 그러나, 이와 같이 구성된 버스 채널로 SIMM형 메모리 모듈과 DIMM형 메모리 모듈이 혼재하는 메모리 시스템의 신호 충실도를 향상시키는 데는 한계가 있다. 모듈마다 부하의 수가 다름에도 불구하고 기존의 스텝형 메모리 채널을 가지는 메모리 시스템에서는 SIMM형 메모리 모듈과 DIMM형 메모리 모듈의 채널 구조와 채널 길이가 서로 같기 때문에 신호가 각 모듈의 메모리에 도착하는 데 걸리는 시간이 서로 다르게 된다. 종래의 채널 구조를 사용하면, SIMM형 메모리 모듈 또는 DIMM형 메모리 모듈 한가지만으로 구성된 메모리 시스템에서보다 SIMM형 메모리 모듈과 DIMM형 메모리 모듈이 혼재하는 메모리 시스템에서 신호의 충실도가 크게 저하된다. 메모리 시스템이 점점 고속화됨에 따라, 신호의 충실도 문제는 그 중요성이 더해진다.

**【발명이 이루고자 하는 기술적 과제】**

<13> 본 발명의 목적은 SIMM형 메모리 모듈과 DIMM형 메모리 모듈이 혼재하는 메모리 시스템에 있어서, SIMM형 메모리 모듈 내의 전송선의 길이와 DIMM형 메모리 모듈 내의 전송선의 길이를 달리 함으로써, 메모리 버스 채널 상의 신호 충실도를 향상시킬 수 있는 메모리 시스템을 제공하는 것이다.

**【발명의 구성 및 작용】**

<14> 본 발명에 따른 메모리 시스템은 복수의 메모리 장치를 갖는 SIMM형 메모리 모듈과 복수의 메모리 장치를 갖는 DIMM형 메모리 모듈이 혼재하는 메모리 시스템에 있어서, 상기 SIMM형 메모리 모듈 내의 메모리 장치의 수와 상기 DIMM형 메모리 모듈 내의 메모리



장치의 수의 차이에 의해 생기는 부하의 비대칭 구조를 보상할 수 있도록 상기 SIMM형 메모리 모듈 내의 전송선의 길이를 상기 DIMM형 메모리 모듈 내의 전송선의 길이보다 길게 만들어 신호 충실도를 향상시키는 것을 특징으로 한다. 또한, 본 발명에 따른 메모리 시스템은 상기 SIMM형 메모리 모듈이 꽂히는 소켓과 상기 DIMM형 메모리 모듈이 꽂히는 소켓 사이에 존재하는 전송선에 기인한 신호지연을 보상하고 신호 충실도를 향상시키는 것을 특징으로 한다.

<15> 이하, 첨부한 도면을 참조하여 본 발명에 따른 메모리 시스템에 대해 설명한다.

<16> 도 1은 SIMM형 메모리 모듈과 DIMM형 메모리 모듈을 모두 가지는 본 발명에 따른 메모리 시스템을 나타내는 도면으로서, 1 개의 SIMM형 메모리 모듈과 1개의 DIMM형 메모리 모듈을 가지는 메모리 시스템을 예로 도시하였다. 메모리 장치들은 복수로 존재하지만, 여기서는 DQ 채널에 연결된 반도체 장치만을 도시하였다.

<17> 도 1의 메모리 시스템은 메모리 컨트롤러(10)와 소켓들(52, 54), SIMM형 메모리 모듈(20), DIMM형 메모리 모듈(40), 메모리 컨트롤러(10)와 소켓(52) 사이에서 데이터를 전송하는 전송선(TL1, TL2), 메모리 컨트롤러(10)와 소켓(52) 사이에 존재하고 임피던스를 맞추기 위한 저항( $R_s$ ), 및 소켓(52)과 소켓(54) 사이에서 데이터를 전송하는 전송선(TL3)을 구비한다. SIMM형 메모리 모듈(20)은 메모리 장치(22); 메모리 장치(22)와 소켓(52) 사이에서 데이터를 전송하는 전송선(TL4, TL5), 및 메모리 장치(22)와 소켓(52) 사이에 존재하고 임피던스를 맞추기 위한 스텝저항( $R_{stub}$ )을 구비한다. DIMM형 메모리 모듈(40)은 메모리 장치들(42, 44), 메모리 장치들(42, 44)과 소켓(54) 사이에서 데이터를 전송하는 전송선(TL6, TL7), 및 메모리 장치들(42, 44)과 소켓(54) 사이에 존재하고 임피던스를 맞추기 위한 스텝저항( $R_{stub}$ )을 구비한다.

<18> 도 1에 도시된 본 발명에 따른 메모리 시스템은 메모리 모듈에 따라 부하로서 작용하는 메모리 장치의 수가 다르기 때문에, 메모리 모듈에 따라 신호 지연시간이 다르게 된다. 본 발명에서는, SIMM형 메모리 모듈(20)이 DIMM형 메모리 모듈(40)보다 신호 지연시간이 짧기 때문에 SIMM형 메모리 모듈(20) 내부의 전송선(TL4 또는 TL5)의 길이를 DIMM형 메모리 모듈(40) 내부의 전송선(TL6, TL7)의 길이보다 길게 만들어서 신호 지연시간을 보상하였다. 이렇게 신호 지연시간을 보상하면, SIMM형 메모리 모듈 내의 메모리 장치의 수와 상기 DIMM형 메모리 모듈 내의 메모리 장치의 수의 차이에 기인한 신호 지연시간의 차이를 보상하고 신호 충실도를 향상시킬 수 있다. 또한, SIMM형 메모리 모듈이 꽂히는 소켓과 상기 DIMM형 메모리 모듈이 꽂히는 소켓 사이에 존재하는 전송선에 기인한 신호지연이 보상되고 신호 충실도가 향상된다.

<19> 도 2와 도 3은 각각 SIMM형 메모리 모듈과 DIMM형 메모리 모듈의 전송선의 길이를 서로 동일하게 만든 경우와 서로 다르게 만든 경우에 도 1에 도시된 메모리 시스템의 신호 충실도를 나타내는 시뮬레이션 결과 파형이다.

<20> 신호 충실도는 도 1에 도시된 메모리 시스템이 533 Mbps로 라이트(write) 동작할 때 메모리 장치의 칩 내부에 있는 패드에서 측정된다. 시뮬레이션시, 메모리 장치들(22, 42, 44)의 입력 커패시턴스(Cin)를 각각 4 pF, 전원전압(Vddq)을 1.8 V, 그리고 소켓(52)과 소켓(54) 사이의 간격은 0.45 inch로 설정하였다.

<21> 도 2는 SIMM형 메모리 모듈과 DIMM형 메모리 모듈의 전송선의 길이를 서로 동일하게 만든 경우에 도 1에 도시된 메모리 시스템의 신호 충실도를 나타내는 시뮬레이션 결과 파형으로서, 도 2(a)는 SIMM형 메모리 모듈(20)에 대한 신호 충실도의 파형을 나타내고, 도 2(b)는 DIMM형 메모리 모듈(40)에 대한 신호 충실도의 파형을 나타낸다. 도 1의

메모리 시스템의 전송선(TL6)의 길이는 전송선(TL4)의 길이와 동일하게 0.8 inch로 만들고 전송선(TL5)과 전송선(TL7)의 길이는 동일하게 만들었다. 또한, SIMM형 메모리 모듈(20)과 DIMM형 메모리 모듈(40)의 스텝저항(Rstub)의 저항값은 서로 동일하게 하였다. 도 2(a) 및 도 2(b)에서 알 수 있듯이, SIMM형 메모리 모듈(20)과 DIMM형 메모리 모듈(40)이 혼재하는 메모리 시스템에서는 파형의 스큐가 크다. 즉, 신호 충실도가 좋지 않음을 알 수 있다. 0.9 V에서 측정한 신호의 스큐는 SIMM형 메모리 모듈(20)에 대해서는 44 ps, DIMM형 메모리 모듈(40)에 대해서는 72 ps 가 되었다. 이와 같이, 메모리 장치의 수 즉, 부하의 수의 차이에 기인한 신호 충실도의 저하는 매우 크다.

<22> 도 3은 SIMM형 메모리 모듈과 DIMM형 메모리 모듈의 전송선의 길이를 서로 다르게 만든 경우에 도 1에 도시된 메모리 시스템의 신호 충실도를 나타내는 시뮬레이션 결과 파형으로서, 도 5(a)는 SIMM형 메모리 모듈(20)에 대한 신호 충실도의 파형을 나타내고, 도 5(b)는 DIMM형 메모리 모듈(40)에 대한 신호 충실도의 파형을 나타낸다. 도 1의 메모리 시스템의 전송선(TL6)의 길이는 0.8 inch로, 전송선(TL4)의 길이는 1.8 inch로 만들고 전송선(TL5)과 전송선(TL7)의 길이는 동일하게 만들었다. 또한, SIMM형 메모리 모듈(20)과 DIMM형 메모리 모듈(40)의 스텝저항(Rstub)의 저항값은 서로 동일하게 하였다. 도 3(a) 및 도 3(b)에서 알 수 있듯이, SIMM형 메모리 모듈(20)과 DIMM형 메모리 모듈(40)이 혼재하는 메모리 시스템에서 SIMM형 메모리 모듈(20) 내부의 전송선(TL4)의 저항을 DIMM형 메모리 모듈(40) 내부의 전송선의 저항(TL6)보다 길게 만들었기 때문에, 파형의 스큐가 크게 감소한다. 즉, 신호 충실도는 많이 개선되었다. 0.9 V에서 측정한 신호의 스큐는 SIMM형 메모리 모듈(20)에 대해서는 18 ps, DIMM형 메모리 모듈(40)에 대해서

는 50 ps 가 되어, 도 2의 시뮬레이션 결과와 비교할 때, SIMM형 메모리 모듈(20)에 대해서는 26 ps, DIMM형 메모리 모듈(40)에 대해서는 22 ps 만큼 스큐가 감소하였다.

<23> 한편, SIMM형 메모리 모듈(20)과 DIMM형 메모리 모듈(40)이 혼재하는 메모리 시스템에서 SIMM형 메모리 모듈(20) 내부의 전송선(TL8)의 길이를 DIMM형 메모리 모듈(40) 내부의 전송선의 길이보다 길게 만들면, SIMM형 메모리 모듈이 꽂히는 소켓과 상기 DIMM형 메모리 모듈이 꽂히는 소켓 사이에 존재하는 전송선에 기인한 신호 지연시간이 보상되고 신호 충실도도 향상된다. 종래에는 이 문제를 해결하기 위해 T형 분기를 사용하였다. 실제로, SIMM형 메모리 모듈과 DIMM형 메모리 모듈은 설계를 다르게 하기 때문에, SIMM형 메모리 모듈 내의 전송선의 길이와 DIMM형 메모리 모듈 내의 전송선의 길이를 다르게 설계할 수가 있다.

<24> 상기에서는, 1개의 SIMM형 메모리 모듈과 1 개의 DIMM형 메모리 모듈을 가지는 메모리 모듈에 대해 설명하였지만, 본 발명은 복수의 SIMM형 메모리 모듈과 복수의 DIMM형 메모리 모듈이 혼재하는 메모리 시스템에 대해 적용이 가능하다.

<25> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

#### 【발명의 효과】

<26> 상술한 바와 같이, 본 발명에 따른 메모리 시스템에 의하면, SIMM형 메모리 모듈 내의 전송선의 길이와 DIMM형 메모리 모듈 내의 전송선의 길이를 달리 함으로써, 메모리

버스 채널 상의 신호 충실도를 향상시킬 수 있다. 또한, 본 발명에 따른 메모리 시스템에 의하면, 메모리 시스템의 고주파 잡음이 줄어들고 보다 높은 동작속도에서 안정적으로 동작할 수 있다.

**【특허청구범위】****【청구항 1】**

복수의 메모리 장치를 갖는 SIMM형 메모리 모듈과 복수의 메모리 장치를 갖는 DIMM형 메모리 모듈이 혼재하는 메모리 시스템에 있어서,

상기 SIMM형 메모리 모듈 내의 메모리 장치의 수와 상기 DIMM형 메모리 모듈 내의 메모리 장치의 수의 차이에 의해 생기는 신호 지연 시간을 보상할 수 있도록 상기 SIMM형 메모리 모듈 내의 전송선의 길이를 상기 DIMM형 메모리 모듈 내의 전송선의 길이보다 길게 만들어 신호 충실도를 향상시키는 것을 특징으로 하는 메모리 시스템.

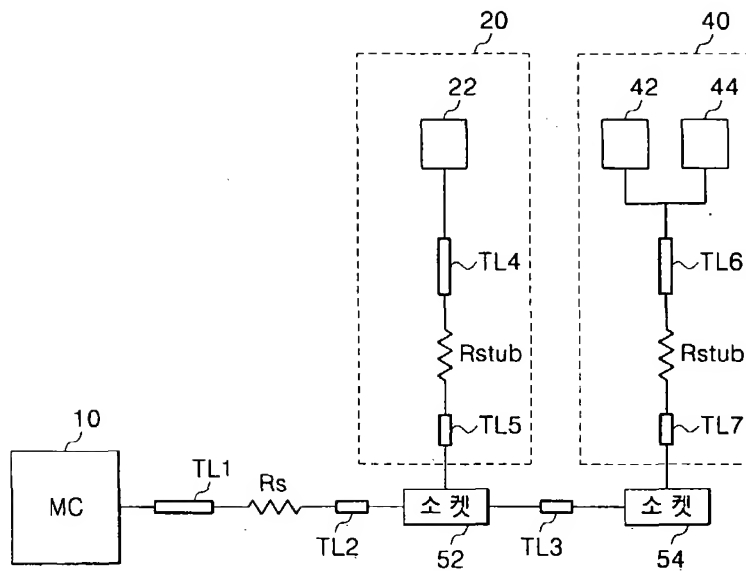
**【청구항 2】**

제 1 항에 있어서, 상기 메모리 시스템은

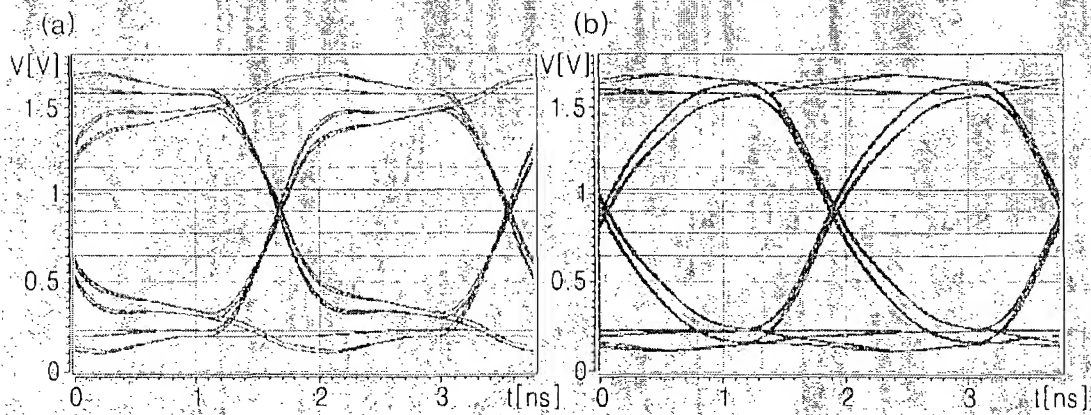
상기 SIMM형 메모리 모듈이 꽂히는 소켓과 상기 DIMM형 메모리 모듈이 꽂히는 소켓 사이에 존재하는 전송선에 기인한 신호 지연시간의 차이를 보상하고 신호 충실도를 향상시키는 것을 특징으로 하는 메모리 시스템.

## 【도면】

【도 1】



【도 2】



【도 3】

